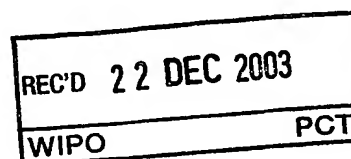




Europäisches  
Patentamt

European  
Patent Office

PCT / IB 93 / 06017  
Office européen  
des brevets 16 DEC 2003



Bescheinigung

Certificate

Attestation

Die angehefteten Unterla-  
gen stimmen mit der  
ursprünglich eingereichten  
Fassung der auf dem näch-  
sten Blatt bezeichneten  
europäischen Patentanmel-  
dung überein.

The attached documents  
are exact copies of the  
European patent application  
described on the following  
page, as originally filed.

Les documents fixés à  
cette attestation sont  
conformes à la version  
initialement déposée de  
la demande de brevet  
européen spécifiée à la  
page suivante.

Patentanmeldung Nr. Patent application No. Demande de brevet n°

02080509.9

**PRIORITY DOCUMENT**  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

Der Präsident des Europäischen Patentamts;  
Im Auftrag

For the President of the European Patent Office

Le Président de l'Office européen des brevets  
p.o.

R C van Dijk

**BEST AVAILABLE COPY**



Anmeldung Nr:  
Application no.: 02080509.9  
Demande no:

Anmeldetag:  
Date of filing: 20.12.02  
Date de dépôt:

Anmelder/Applicant(s)/Demandeur(s):

Koninklijke Philips Electronics N.V.  
Groenewoudseweg 1  
5621 BA Eindhoven  
PAYS-BAS  
INTERUNIVERSITAIR MICRO-ELEKTRONICA CENTRUM  
VZW  
Kapeldreef 75  
3001 Heverlee  
BELGIQUE

Bezeichnung der Erfindung/Title of the invention/Titre de l'invention:  
(Falls die Bezeichnung der Erfindung nicht angegeben ist, siehe Beschreibung.  
If no title is shown please refer to the description.  
Si aucun titre n'est indiqué se référer à la description.)

In Anspruch genommene Priorität(en) / Priority(ies) claimed /Priorité(s)  
revendiquée(s)  
Staat/Tag/Aktenzeichen/State/Date/File no./Pays/Date/Numéro de dépôt:

Internationale Patentklassifikation/International Patent Classification/  
Classification internationale des brevets:

H01L21/00

Am Anmeldetag benannte Vertragstaaten/Contracting states designated at date of  
filing/Etats contractants désignées lors du dépôt:

AT BE BG CH CY CZ DE DK EE ES FI FR GB GR IE IT LI LU MC NL PT SE SI SK

Werkwijze voor het vervaardigen van een halfgeleiderinrichting

EPO - DG 1

20.12.2002

(68)

De uitvinding heeft betrekking op een werkwijze voor het vervaardigen van een halfgeleiderinrichting, waarbij op een gebied van siliciumoxide, dat naast een gebied van monokristallijn silicium is gelegen aan het oppervlak van een halfgeleiderlichaam, een niet-monokristallijne hulplaag wordt gevormd.

5 Het gebied van siliciumoxide kan hierbij bijvoorbeeld een op het halfgeleiderlichaam liggende laag siliciumoxide zijn of een in het halfgeleiderlichaam verzonken gebied van siliciumoxide zoals een veldisolatiegebied.

De hulplaag is in het bijzonder van nut bij processen waarbij een siliciumhoudende laag wordt gedeponereerd en waarbij het gewenst is dat deze laag op het gebied van monokristallijn silicium als een monokristallijne laag aangroeit en op het gebied van siliciumoxide als een amorfe of polykristallijne laag. Door de hulplaag wordt de groei van de siliciumhoudende laag op het gebied van siliciumoxide bevorderd, waardoor het depositieproces bij zulk een lage temperatuur kan worden uitgevoerd, dat vermeden wordt, dat tijdens dit depositieproces, atomen van doteringsstoffen die in de actieve gebieden zijn aangebracht zich door diffusie verplaatsen. Dit is vooral van belang voor de realisatie van halfgeleiderinrichtingen met uiterst kleine transistoren.

15 De siliciumhoudende laag kan een laag zijn, die alleen silicium bevat maar ook een laag die naast silicium nog germanium bevat. Ook kan de siliciumhoudende laag op elkaar gedeponeerde deellagen bevatten met bijvoorbeeld een deellaag die alleen silicium bevat en een deellaag die naast silicium germanium bevat. Bovendien kan de laag of één of meer van de deellagen zijn gedoteerd met atomen van een gebruikelijke doteringsstof.

20 In de monokristallijne siliciumhoudende laag die op het gebied van monokristallijn silicium wordt gevormd, kan bijvoorbeeld de basis van een bipolaire transistor worden gevormd, waarbij deze basis door de daarop aansluitende amorfe of polykristallijne laag die op de gebieden van siliciumoxide wordt gevormd, elektrisch gecontacteerd kan worden.

25

~~Uit WO 00/17423 is een werkwijze van de in de aanhef genoemde soort~~

bekend waarbij als hulplaag een laag van siliciumnitride wordt toegepast. De hulplaag wordt  
aangebracht door het gehele oppervlak van het siliciumlichaam, waaraan gebieden van  
monokristallijn silicium - hier actieve halfgeleidergebieden - en gebieden van siliciumoxide -

5 ~~hier veldisolatiegebieden - grenzen, te bedekken met een laag siliciumnitride, door~~  
vervolgens een fotolakmasker aan te brengen met vensters waarbinnen de actieve gebieden  
niet bedekt zijn en door daarna de niet door het fotolakmasker bedekte delen van de laag  
siliciumnitride weg te etsen. Op het oppervlak wordt vervolgens een laag silicium  
gedeponeerd die op het gebied van monokristallijn silicium als een monokristallijne laag  
10 aangroeit en op het gebied van siliciumoxide als een polykristallijne laag.

Om het oppervlak van het siliciumlichaam zo efficiënt mogelijk te benutten is  
het gewenst om de hulplaag van siliciumnitride volledig van de actieve gebieden weg te  
etsen; deze gebieden zouden anders niet over hun gehele oppervlakte worden bedekt met een  
monokristallijne laag. Omdat bij het aanbrengen van het fotolakmasker rekening gehouden  
15 moet worden met uitrichttoleranties, moet het fotolakmasker daarom worden voorzien van  
vensters die groter zijn dan de actieve gebieden. Hierdoor wordt van de veldisolatiegebieden  
een rand die direct grenst aan de actieve gebieden ook niet bedekt door het fotolakmasker en  
wordt dus van deze rand ook de hulplaag verwijderd. Tijdens de depositie van de laag  
silicium zal de groei, bij de deze bekende werkwijze, ter plaatse van deze rand achterblijven  
20 waardoor ter plaatse van deze rand een dunnere of zelfs onderbroken laag niet-  
monokristallijne materiaal kan ontstaan. Voordat de depositie van deze laag silicium plaats  
vindt, zal in de praktijk een etsstap met HF worden uitgevoerd om het oppervlak van het  
actieve gebied te reinigen. Door deze etsstap zal ook de genoemde onbedekte rand van de  
veldisolatiegebieden wordt geëtsd waardoor daar een groef ontstaat. Ook door deze groef  
25 wordt de aansluiting tussen monokristallijne laag en niet-monokristallijne laag nadelig  
beïnvloed. Ter plaatse van de rand kan aldus een ongewenst slecht elektrisch contact tussen  
de monokristallijne laag en de niet-monokristallijne laag ontstaan.

30 Met de uitvinding wordt beoogd deze problemen te ondervangen. De  
werkwijze volgens de uitvinding heeft daartoe als kenmerk, dat de hulplaag in twee  
processtappen wordt gevormd, waarbij tijdens de eerste processtap een laag arseen wordt  
gevormd op het gebied van monokristallijn silicium door het halfgeleiderlichaam te verhitten  
in een atmosfeer met een arseenverbinding en tijdens de tweede processtap als hulplaag een

laag niet-monokristallijn silicium wordt gevormd op het gebied van siliciumoxide door het halfgeleiderlichaam te verhitten in een atmosfeer zonder gasvormige arseenverbinding maar met een gasvormige siliciumverbinding.

Tijdens de eerste stap, waarbij een laag arseen wordt gevormd op het gebied  
5 van monokristallijn silicium door het halfgeleiderlichaam te verhitten in een atmosfeer met een arseenverbinding vindt er op het gebied van siliciumoxide geen afzetting van arseen plaats. Het proces stopt vanzelf als zich op het gebied van monokristallijn silicium een gesloten monoatomaire laag arseen heeft gevormd. Tijdens de tweede stap, waarbij als hulplaag een laag niet-monokristallijn silicium wordt gevormd op het gebied van  
10 siliciumoxide door het halfgeleiderlichaam te verhitten in een atmosfeer zonder gasvormige arseenverbinding maar met een gasvormige siliciumverbinding, start op het gebied van siliciumoxide meteen een afzetting van een amorfe of polykristallijne laag silicium, terwijl gedurende een zekere nucleatietijd op het met arseen bedekte gebied van monokristallijn silicium geen afzetting plaatsvindt. Aldus kan op zelfregistrerende wijze een hulplaag van  
15 amorf of polykristallijn silicium gevormd worden die het gebied van siliciumoxide volledig bedekt en het gebied van monokristallijn silicium geheel vrijlaat. Wordt op een aldus geprepareerd oppervlak vervolgens een siliciumhoudende laag gedeponneerd, dan begint de groei meteen zowel op het gebied van monokristallijn silicium als op het gebied van siliciumoxide. De dan gedeponeerde monokristallijne en niet- monokristallijne lagen sluiten  
20 naadloos op elkaar aan.

Een eenvoudige werkwijze wordt verkregen, als bij de vorming van de hulplaag het halfgeleiderlichaam tijdens de eerste processtap wordt verhit in een atmosfeer die naast de gasvormige arseenverbinding ook de gasvormige siliciumverbinding bevat die wordt gebruikt tijdens de tweede processtap. Na de eerste stap hoeft dan slechts de toevoer  
25 van de gasvormige arseenverbinding te worden gestaakt. Verrassenderwijze beïnvloedt deze siliciumverbinding de vorming van de laag arseen niet.

Bij voorkeur wordt bij de vorming van de hulplaag de tweede processtap beëindigd voordat op de, op de gebieden van monokristallijn silicium gevormde laag arseen, depositie vanuit de siliciumverbinding plaatsvindt. Het depositieproces van de hulplaag  
30 wordt dan gestopt voordat de nucleatietijd verstreken is. Na deze nucleatietijd begint zich ook op de gebieden monokristallijn silicium een laag te vormen. Deze moet weggeëst worden daar deze de groei van monokristallijn silicium zou bemoeilijken. Het is eenvoudiger om de depositie tijdig, binnen genoemde nucleatietijd, te stoppen.

Als, bij de vorming van de hulplaag het halfgeleiderlichaam tijdens beide processtappen wordt verhit op een temperatuur tussen 400 en 600°C in een atmosfeer met een druk lager dan 500 mTorr, dan is de hiervoor genoemde nucleatietijd langer dan circa 5 minuten in welke tijd een circa 10nm dikke hulplaag van laag amorf silicium kan worden gevormd.

Na de vorming van de hulplaag, kan voordat een siliciumhoudende laag wordt gedeponeerd de monoatomaire laag arseen verwijderd worden. Verrassenderwijs is echter gebleken, dat door het halfgeleiderlichaam te verhitten in een atmosfeer met een siliciumverbinding, op de laag arseen en de ernaast gelegen hulplaag van niet-monokristallijn silicium een siliciumhoudende laag kan worden gedeponeerd zonder dat de groei van een dergelijke laag wordt door de aanwezigheid van de laag arseen niet nadelig beïnvloed. Ook blijkt dat direct op de laag arseen en de ernaast gelegen hulplaag een laag van  $\text{Si}_{1-x}\text{Ge}_x$  kan worden gedeponeerd, met  $0,05 < x < 0,20$  waaraan minder dan 0,2 at% koolstof is toegevoegd door het halfgeleiderlichaam te verhitten in een atmosfeer met een silicium- en een germaniumverbinding.

Wordt voor de vorming van de hulplaag in het gebied van monokristallijn silicium een n-type halfgeleiderzone gevormd, dan wordt de arseenlaag op de n-type halfgeleiderzone gevormd. Aldus wordt een halfgeleiderzone gevormd met een relatief hoog gedoteerd oppervlak. Dit is in het bijzonder van voordeel als in de gebieden van monokristallijn silicium een n-type collectorzone van een bipolaire transistor worden gevormd en in de erop gedeponeerde monokristallijne laag een p-type basiszone van deze transistor. De p-type basiszone wordt in absolute zin hoger gedoteerd dan de in de actieve gebieden gevormde n-type collectorzone. Door de aanwezigheid van de arseenlaag aan het oppervlak van de collectorzone wordt bereikt, dat de pn-overgang tussen collector- en basis in de gedeponeerde monokristallijne laag komt te liggen. Zonder genoemde arseenlaag zou deze pn-overgang onder de gedeponeerde monokristallijne laag in de collectorzone gevormd worden waardoor een dikkere basis en daarmee tragere transistor zou worden gevormd.

De uitvinding wordt in het navolgende bij wijze van voorbeeld, nader toegelicht aan de hand van een tekening. Hierin tonen:

Fig.1 tot en met 8 schematisch en in dwarsdoorsnede enkele stadia van vervaardiging van een halfgeleiderinrichting met een bipolaire transistor die wordt vervaardigd met behulp van de werkwijze volgens de uitvinding.

De figuren 1 tot en met 8 tonen schematisch en in dwarsdoorsnede enkele stadia van vervaardiging van een halfgeleiderinrichting met een bipolaire npn-transistor.

- 5 Voor de eenvoud tonen de figuren slechts de vervaardiging van een enkele transistor. Het zal duidelijk zijn dat een halfgeleiderinrichting met een geïntegreerde schakeling in de praktijk zeer veel van dergelijke transistors kan bevatten en naast deze transistors ook nog transistors van andere types.

Uitgegaan wordt van een halfgeleiderlichaam van silicium 1 dat, zoals getoond  
10 in figuur 1, is voorzien van een, met circa  $5 \cdot 10^{15}$  atomen per cc, n-type gedoteerde epitaxiaal aangegroeide laag 2. In deze laag 2 zijn, aan een oppervlak 3 daarvan grenzend, een gebied van monokristallijn silicium, hier een actief gebied 4 en dat aan dat gebied 4 grenzende gebieden van siliciumoxide, hier veldisolatiegebieden 5 gevormd. Verder is op gebruikelijke wijze een, met circa  $10^{20}$  atomen per cc, n-type gedoteerde begraven laag 6 en een aan het  
15 oppervlak 3 grenzende, met circa  $10^{19}$  atomen per cc n-type gedoteerde, contactzone 7 gevormd. In het actieve gebied 4 wordt nog een niet getekende diepliggende n-type dotering met circa  $10^{18}$  atomen per cc aangebracht. Deze reikt tot aan de begraven laag 6 maar laat nabij het oppervlak 3 de dotering van de epitaxiaal gevormde laag 2 ongewijzigd. Deze dotering dient voor een betere contactering van de nabij het oppervlak 3 te vormen collector  
20 van de transistor.

Op het oppervlak 3 zal zoals nog zal worden beschreven een siliciumhoudende laag worden gedeponneerd die op het monokristallijne actieve gebied 4 monokristallijn en op de isolatiegebieden 5 niet-kristallijn (amorf of polykristallijn) aangroeit. Deze laag kan behalve silicium ook germanium bevatten. Ook kan deze laag op elkaar gedeponneerde  
25 deellagen bevatten met bijvoorbeeld een deellaag met alleen silicium en een deellaag met silicium en germanium.

Voordat de depositie wordt uitgevoerd wordt op de isolatiegebieden een hulplaag 8 gevormd om de aangroei van de siliciumhoudende laag daar te bevorderen. Door de aanwezigheid van deze hulplaag 8 kan het depositieproces worden uitgevoerd bij een  
30 relatief lage temperatuur van minder dan  $700^{\circ}\text{C}$ . Aldus wordt vermeden dat atomen van doteringsstoffen die in de actieve gebieden zijn aangebracht zich door diffusie verplaatsen, zoals bijvoorbeeld het geval zou zijn die van de in het actieve gebied 4 aangebrachte n-type dotering voor de betere contactering van de te vormen collectorzone.

~~De hulplaa 8 wordt in twee stappen gevormd met behulp van een gebruikelijk~~

LPCVD proces bij een temperatuur tussen 400 en 600°C en een druk lager dan 700mTorr, in dit voorbeeld bij een temperatuur van 550°C en een druk van 600mTorr. Tijdens de eerste processtap wordt het halfgeleiderlichaam 1 verhit in een atmosfeer die een gasvormige

5 ~~arseenverbinding en in dit voorbeeld tevens een gasvormige siliciumverbinding bevat en~~

tijdens de tweede stap in een atmosfeer die geen gasvormige arseenverbinding maar dezelfde gasvormige siliciumverbinding als tijdens de eerste stap bevat. In dit voorbeeld wordt de plak 1 geplaatst in een reactiekamer waardoorheen tijdens de eerste stap, gedurende 3 minuten, een gasmengsel wordt geleid, dat, naast een niet reactief dragergas zoals stikstof, arsine en silaan bevat en tijdens de tweede stap, gedurende circa 10 minuten, een gasmengsel dat naast een niet reactief dragergas, alleen silaan bevat.

10 Tijdens de eerste stap zou het gasmengsel dat door de reactiekamer wordt geleid geen siliciumverbinding hoeven te bevatten. Deze verbinding echter beïnvloedt de depositie van arseen niet. In dit voorbeeld is gekozen voor een eenvoudiger depositieproces  
15 waarbij na de eerste stap de toevoer van de arseenverbinding slechts gestopt hoeft te worden.

Tijdens de eerste stap vormt zich op het monokristallijne silicium van het actieve gebied 4 en het contactgebied 7, zoals in figuur 2 schematisch met stippellijn 9 is aangegeven, een laag arseen, terwijl op de isolatiegebieden van siliciumoxide 5 geen afzetting van arseen plaatsvindt. Dit proces stopt vanzelf als zich op het actieve gebied 4 en  
20 op het contactgebied 7, in circa 3 minuten, een gesloten monoatomaire laag arseen heeft gevormd. Tijdens de tweede stap start op de isolatiegebieden 5 meteen een afzetting van amorf silicium, terwijl gedurende een zekere nucleatietijd, van circa 10 minuten, op de met arseen bedekte actieve gebieden 4 en 7 geen afzetting plaatsvindt. Aldus wordt op zelfregistrerende wijze alleen op de isolatiegebieden 5 de hulplaa 8 gevormd.

25 De tweede stap wordt beëindigd voordat op de, in de eerste stap op het actieve gebied 4 gevormde arseenlaag 9, depositie van silicium plaatsvindt. Het depositieproces van de hulplaa wordt dan gestopt voordat de nucleatietijd verstreken is. Na deze nucleatietijd begint zich ook op de actieve gebieden een laag amorf silicium te vormen. Binnen genoemde 10 minuten nucleatietijd wordt, zoals getoond in figuur 3, op de isolatiegebieden 5 een circa  
30 10nm dikke hulplaa 8 van amorf silicium gevormd.

Na de vorming van de hulplaa 8, wordt zoals getoond in figuur 4, op gebruikelijke wijze bij een temperatuur lager dan 700°C en een druk lager dan 50Torr, een siliciumhoudende dubbellaag 10,11 en 12,13 gedeponerd. In dit voorbeeld wordt eerst een circa 35nm dikke laag 10,11 van  $\text{Si}_{1-x}\text{Ge}_x$  met  $0,05 < x < 0,20$  waaraan minder dan 0,2 at%



koolstof is toegevoegd, gedeponereerd. Hiertoe wordt het siliciumlichaam geplaatst in een reactiekamer waardoorheen een gasmengsel wordt geleid dat naast een niet reactief dragergas silaan, germaan en kooldioxide bevat. Na enige tijd wordt aan dit gasmengsel gedurende een korte tijd diboraaan toegevoegd. Aldus wordt een laag 10,11 gedeponereerd die, zoals met een stippellijn 12 is aangegeven is voor zien van een tussenlaag voorzien van een p-type dotering met boorionen. Op het actieve gebied 4 wordt een monokristallijne laag 10 gevormd, op de op de isolatiegebieden 5 gevormde hulplaag 8 een polykristallijne laag 11. Ook op de contactgebieden 7 wordt een monokristallijne laag 10 gevormd.

Na de depositie van de laag 10,11 van  $\text{Si}_{1-x}\text{Ge}_x$  wordt in dit voorbeeld vervolgens een circa 30nm dikke laag 13,14 van silicium gedeponereerd. Hiertoe wordt door de reactiekamer een gasmengsel geleid dat naast een niet reactief dragergas silaan bevat. Op de op de actieve gebieden 4 gevormde monokristallijne laag 10 wordt een monokristallijne laag silicium 13 gevormd, op de op de hulplaag 8 gevormde polykristallijne laag 11 een polykristallijne laag silicium 14. Op de op de contactgebieden 7 gevormde monokristallijne laag 10 wordt ook een monokristallijne laag silicium 13 gevormd.

De groei op de actieve gebieden 4 en de isolatiegebieden 5 begint gelijktijdig. De aldus gevormde monokristallijne laag 10 en niet- monokristallijne laag 11 krijgen bij de depositie een praktisch even grote dikte en sluiten aldus naadloos op elkaar aan. Ook de daarop gevormde lagen 13 en 14 sluiten naadloos op elkaar aan.

Op de aldus gedeponereerde lagen 10,13,11,14 wordt, zoals getoond in figuur 5, een laag siliciumoxide 15 gedeponereerd, waarin ter plaatse van het actieve gebied 4 op gebruikelijke wijze een venster 16 wordt geëetst waarbinnen de gedeponereerde laag monokristallijn silicium 11 wordt blootgelegd. Op de laag siliciumoxide 15 wordt vervolgens een geleiderspoor 17 van n-type gedoteerd polykristallijn silicium aangebracht dat door het venster 16 contact maakt met de laag 13. Daarna wordt, zoals getoond in figuur 6 onder gebruikmaking van het geleiderspoor 17 als masker de isolerende laag siliciumoxide 15 weggeëetst en worden eveneens onder gebruikmaking van het geleiderspoor 17 als maskering in de laag silicium 13,14, zoals aangegeven met een stippellijn 18 boorionen geïmplaneerd.

Zoals getoond in figuur 7 worden vervolgens de gedeponereerde lagen 10,11,13,14 op gebruikelijke wijze in patroon gebracht. Boven het actieve gebied 4 en boven een aan dat gebied grenzende rand van de isolatiegebieden 5 worden de lagen 10,11,13,14 gehandhaafd, daarnaast verwijderd van het oppervlak 3.

Tijdens een korte warmtebehandeling, in dit voorbeeld wordt de plak gedurende 30sec. verhit op een temperatuur van 900°C, worden, zoals getoond in figuur 8,

door diffusie van de in de lagen 10,11,13,14, aangebrachte ionen 12 en 18 respectievelijk een basiszone 19 een basisaansluiting 20 gevormd. Door diffusie van doteringsatomen vanuit het geleiderspoor 17 wordt een emitterzone 21 gevormd in de laag monokristallijn silicium 13.

Het juist onder het oppervlak 3 liggende deel van het actieve gebied 4 vormt de collectorzone

5 22 van de transistor. Het geleiderspoor 17, de basisaansluitzone 20 en de contactzone 7

worden voorzien van een, niet getekende, toplaag van titaandisilicide, waarna op de aldus gevormde structuur, zoals getoond in figuur 8 nog een relatief dikke laag siliciumoxide 23 wordt gedeponereerd, die vervolgens wordt voorzien van vensters 24, 25 en 26 voor het contacteren van respectievelijk de basiszone 19 (via de basisaansluitzone 20), de emitterzone 10 21 en de collectorzone 22 (via de begraven laag 6 en de contactzone 7).

Na de vorming van de hulplaat 8, maar voor de depositie van de siliciumhoudende dubbellaag 10,11;13,14 kan de monoatomaire laag arseen 9 verwijderd worden. Dit gebeurt in dit voorbeeld niet. De siliciumhoudende dubbellaag 10,11;13,14 wordt gedeponereerd op de monoatomaire arseenlaag 9. Aldus verkrijgt de aan het oppervlak 3 15 grenzende actieve gebied 4, dat de collectorzone 22 van de transistor vormt, een relatief hoge n-type dotering. De p-type basiszone 19 is in absolute zin hoger gedoteerd dan de n-type collectorzone 22. Door de aanwezigheid van de arseenlaag aan het oppervlak van de collectorzone 22 wordt bereikt, dat de pn-overgang tussen collector en basis in de in de silicium-germanium-laag 10 gevormde basiszone 19 komt te liggen. Zonder genoemde 20 arseenlaag 9 zou deze pn-overgang in de collectorzone 22 gevormd worden waardoor een dikkere basis en daarmee tragere transistor zou worden gevormd.

## CONCLUSIES:

1.           Werkwijze voor het vervaardigen van een halfgeleiderinrichting, waarbij op een gebied van siliciumoxide, dat naast een gebied van monokristallijn silicium is gelegen aan een oppervlak van een halfgeleiderlichaam, een niet-monokristallijne hulplaag wordt gevormd, met het kenmerk, dat de hulplaag in twee processtappen wordt gevormd, waarbij  
5   tijdens de eerste processtap een laag arseen wordt gevormd op het gebied van monokristallijn silicium door het halfgeleiderlichaam te verhitten in een atmosfeer met een arseenverbinding en tijdens de tweede processtap als hulplaag een laag niet-monokristallijn silicium wordt gevormd op het gebied van siliciumoxide door het halfgeleiderlichaam te verhitten in een atmosfeer zonder gasvormige arseenverbinding maar met een gasvormige  
10   siliciumverbinding.
2.           Werkwijze volgens conclusie 1, met het kenmerk, dat bij de vorming van de hulplaag het halfgeleiderlichaam tijdens de eerste processtap wordt verhit in een atmosfeer die naast de gasvormige arseenverbinding ook de gasvormige siliciumverbinding bevat die  
15   wordt gebruikt tijdens de tweede processtap.
3.           Werkwijze volgens conclusie 1 of 2, met het kenmerk, dat de tweede processtap wordt beëindigd voordat op de arseenlaag die is gevormd op het gebied van monokristallijn silicium depositie vanuit de siliciumverbinding plaatsvindt.  
20
4.           Werkwijze volgens conclusie 1,2 of 3, met het kenmerk, dat bij de vorming van de hulplaag het halfgeleiderlichaam tijdens beide processtappen wordt verhit op een temperatuur tussen 400 en 600°C in een atmosfeer met een druk lager dan 500 mTorr.
- 25   5.           Werkwijze volgens een der voorgaande conclusies, met het kenmerk, dat na de vorming van de hulplaag, op de arseenlaag en de hulplaag, een siliciumhoudende laag gedeponeed door het halfgeleiderlichaam te verhitten een atmosfeer met een siliciumverbinding.

---

6.           Werkwijze volgens conclusie 5, met het kenmerk, dat als siliciumhoudende laag een laag van  $\text{Si}_{1-x}\text{Ge}_x$  wordt gedeponereerd, met  $0,05 < x < 0,20$  waaraan minder dan 0,2 at% koolstof is toegevoegd door het halfgeleiderlichaam te verhitten in een atmosfeer met een silicium- en een germaniumverbinding.

---

5

7.           Werkwijze volgens conclusie 5 of 6, met het kenmerk, dat in het gebied van monokristallijn silicium een n-type collectorzone van een bipolaire transistor wordt gevormd en in de erop gedeponeerde monokristallijne laag van  $\text{Si}_{1-x}\text{Ge}_x$  een p-type basiszone van deze transistor.

## ABSTRACT:

Method of manufacturing a semiconductor device whereby on a region of silicon oxide (5), next to a region of mono crystalline silicon (4) lying at the surface (3) of a semiconductor body (1), a non mono crystalline auxiliary layer (8) is formed. The auxiliary layer is formed in two steps. In the first step the silicon body is heated in an atmosphere comprising a gaseous arsenic compound, in the second step in an atmosphere in an atmosphere without said arsenic compound but comprising a gaseous silicon compound. Thus the regions of silicon oxide are provided with an amorphous or polycrystalline silicon seed layer in a self aligned manner.

10 Fig. 4

2012 2002

1/2

(68)

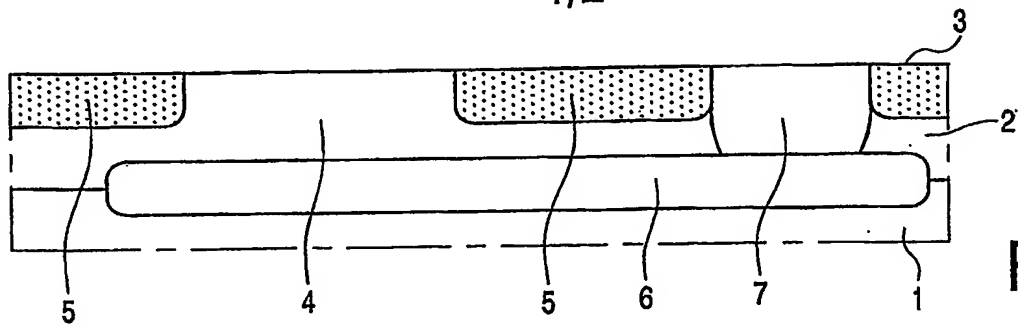


FIG. 1

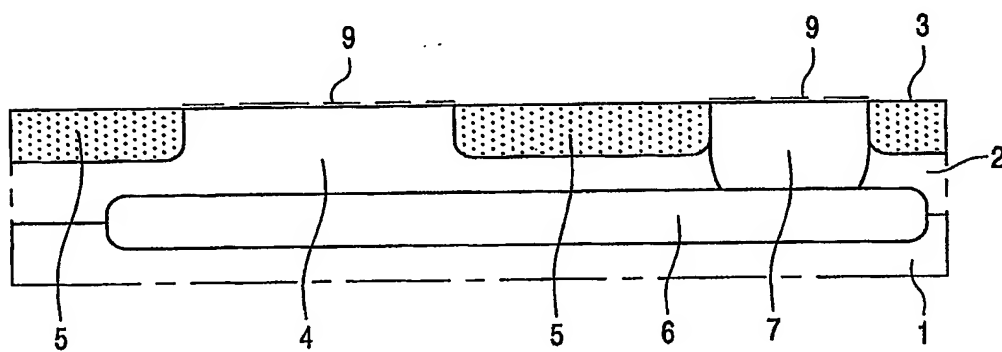


FIG. 2

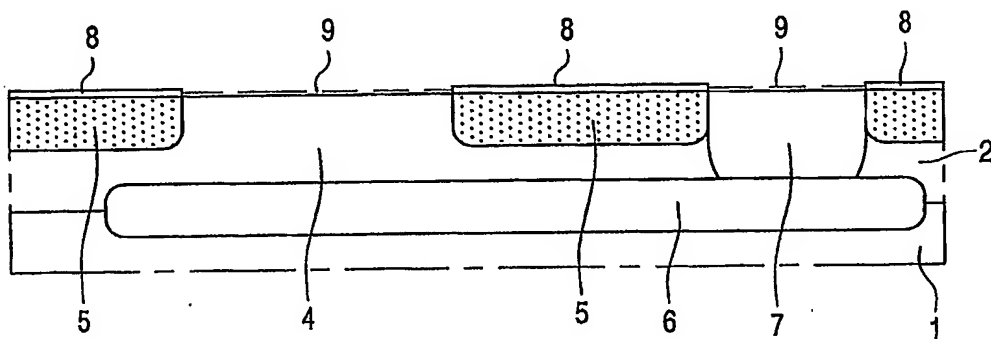


FIG. 3

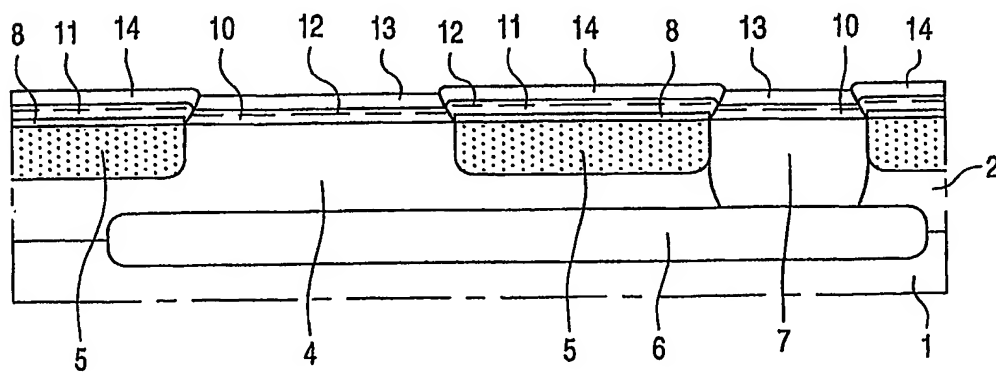


FIG. 4

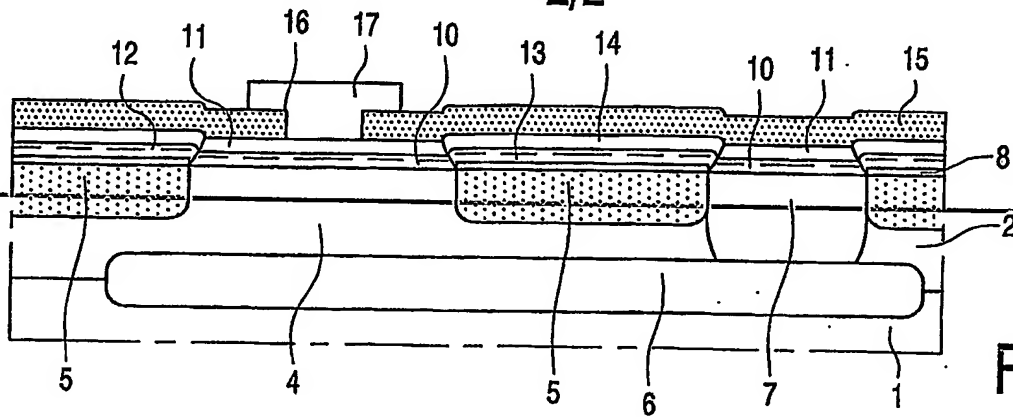


FIG. 5

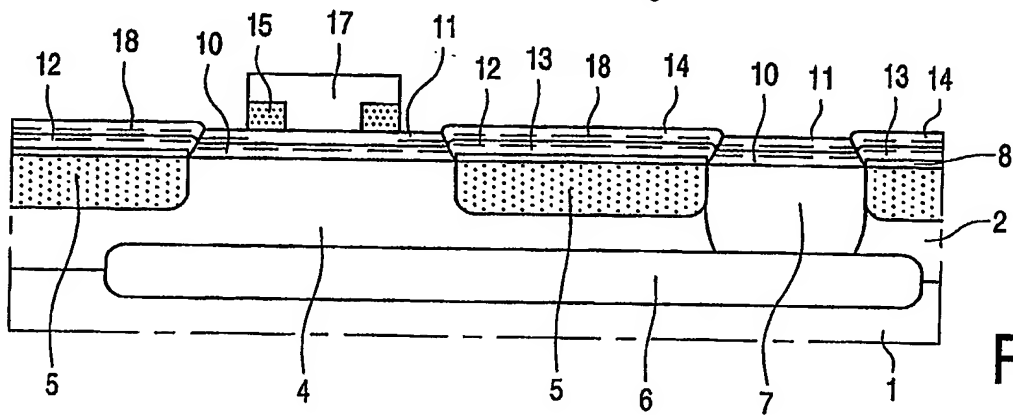


FIG. 6

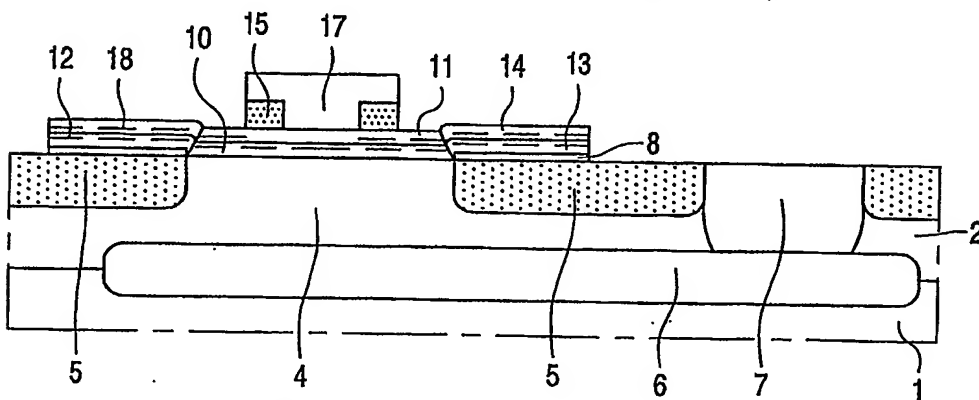


FIG. 7

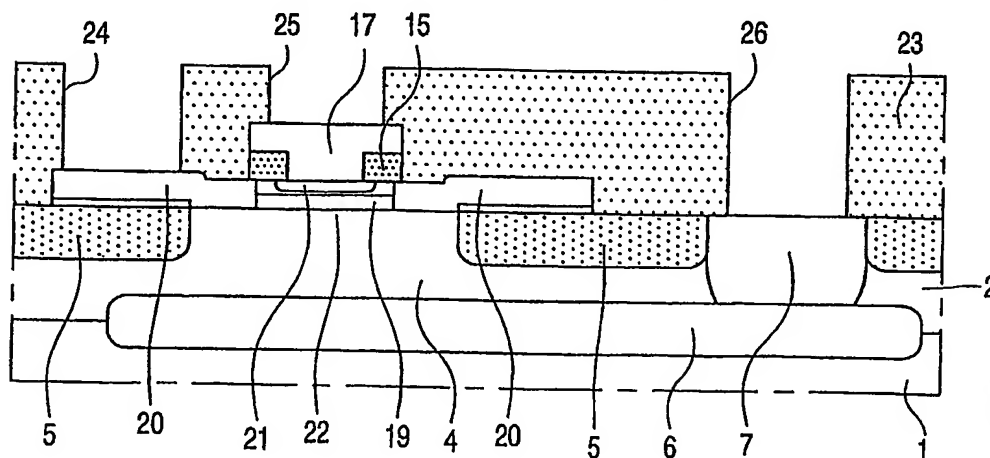


FIG. 8

PCT Application  
**IB0306017**





**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKewed/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**